

Low Power Buskodierverfahren für Verlustleistungsreduktion in DSM-Technologien

Marko Rößler, Claudia Kretschmar, Dietmar Müller
Professur Schaltungs- und Systementwurf
Technische Universität Chemnitz
09107 Chemnitz
email: {marr,clkre,mueller}@infotech.tu-chemnitz.de

Moderne CMOS-Technologien erlauben, als Folge stetig sinkender Strukturbreiten, die Integration komplexer Systeme auf einem Schaltkreis, als *System on Chip* (SoC). Durch Strukturgrößen unterhalb von 250 nm, dem *Deep Sub-Micron*-Bereich (DSM), steigt der Einfluss parasitärer Effekte in performanz- und leistungsrelevante Größenordnungen. Gleichzeitig entwickelt sich die Verlustleistungsaufnahme der SoC zum limitierenden Faktor. Dies ergibt sich nicht zuletzt aus dem Streben nach höherer Mobilität, mehr Rechenleistung und größter Zuverlässigkeit für elektronische Systeme.

Der Beitrag betrachtet das im Rahmen des Forschungsprojekts untersuchte Potential zur Reduktion der Verlustleistung von Systembussen, die mit bis zu 80 % einen entscheidenden Anteil an der Gesamtleistungsaufnahme eines SoC haben. Es wird der Ansatz verfolgt, mittels Kodierverfahren, die Schaltvorgänge der Busleitungen zu reduzieren. Dabei sind die Transitionen einer Leitung in Bezug auf deren Nachbarleitungen, aufgrund deren kapazitiver Kopplung, von besonderem Interesse. Die Koppelkapazität stellt, mit bis zu 75 %, den größten Teil der Leitungskapazität. Die Kodierverfahren zur Minderung der Transitionen zwischen benachbarten Leitungen werden anhand der Kodiereffizienz bewertet und deren Einsatzfähigkeit im Kontext der Verlustleistungsreduktion analysiert. Für die effizientesten Kodierverfahren wird eine Gesamtverlustleistungsbilanz aufgestellt. Die Verlustleistungsaufnahme der Coder- und Decoderkomponenten wurde mittels Hardwareimplementationen in einer 130 nm Technologie ermittelt. Die Abschätzung der auf dem Systembus eingesparten Leistung erfolgt auf der Basis eines High-Level-Simulationsmodells, sowie eines parametrisierbaren, analytischen Bus-Modells. Die gewonnenen Erkenntnisse werden auf geeignete Größen, wie die *effektive Länge*, abgebildet. Auf deren Grundlage wird eine Abschätzung für den Einsatz in weiteren Schaltkreistechnologien getroffen.

Weitere Ausführungen zeigen, wie die adaptiven transitionsmindernden Kodierverfahren an die Charakteristik von Datenübertragungskanälen im DSM-Bereich angepasst werden können. Die Wahrscheinlichkeit von Übertragungsfehlern auf Systembussen in DSM-Technologien verhindert den Einsatz der effektiveren, sich dynamisch an den Datenstrom anpassenden, Kodierverfahren. Im Rahmen des Projekts wurden verschiedene Techniken zu fehlergeschützten Übertragung hinsichtlich der Auswirkungen auf die Schaltaktivität eines Systembusses untersucht. In diesem Zusammenhang wird ein Verfahren vorgestellt, welches Methoden zur Transitionsminderung und Fehlersicherung effizient kombiniert.