

Fehler vermeiden oder tolerieren? Methoden zur Berücksichtigung der Zuverlässigkeit im Entwurf integrierter Schaltungen

Roland Jancke¹, Christoph Sohrmann², Kay-Uwe Giering³

Abstract: Integrierte Halbleiterelektronik wird zukünftig immer mehr Lebensbereiche durchdringen. Für hohe Leistung bei geringstem Energieverbrauch und minimalen Abmessungen kommen neueste Technologie-Generationen zum Einsatz. Die Anwendungen reichen vom Consumer-Bereich bis hin zu sicherheitskritischen Bereichen wie Automotive und Industrie 4.0.

Allerdings bringen neue Halbleiter-Technologien auch neue Materialien und neue physikalische Effekte mit sich, die die Zuverlässigkeit der Elektronik und des Gesamtsystems beeinträchtigen. Es wird daher immer wichtiger, die Auswirkungen von zuverlässigkeitsrelevanten Effekten einschätzen und im Entwurf integrierter Elektronik berücksichtigen zu können.

Im Beitrag werden grundsätzliche Herangehensweisen zur Absicherung der Elektronik-Zuverlässigkeit unterschieden. Im Mittelpunkt der Betrachtungen stehen intrinsische Degradationseffekte, die zum Ausfall von Elektronik über der Zeit führen können. Es werden Verfahren vorgestellt, die es gestatten, solche Effekte bereits im IC-Entwurf zu berücksichtigen und dadurch alterungsbedingte Ausfälle zu vermeiden.

Die Methoden beruhen auf der Kenntnis der zugrundeliegenden physikalischen Degradationseffekte, wie sie in der Literatur beschrieben und von den Halbleiterherstellern charakterisiert werden. Heute werden aus diesen Daten bereits wichtige Erkenntnisse zur Entwicklung und Qualifizierung der Technologie gezogen. Der vorgestellte neue Ansatz nutzt die Charakterisierungsergebnisse zur Erstellung von simulationsfähigen Modellen und als Randbedingung für den Entwurf zuverlässiger Schaltungen. Damit lassen sich quantitative Aussagen zum Verhalten einer Schaltung für eine prognostizierte Lebensdauer ableiten sowie die Zuverlässigkeit als eine weitere Randbedingung bei der Optimierung von IC-Entwürfen verwenden. Ziel ist die Absicherung von Zuverlässigkeitsvorgaben bei der Entwicklung elektronischer Schaltungen und Komponenten für sicherheitskritische Anwendungen.

¹ Fraunhofer Institut für Integrierte Schaltungen IIS, Institutsteil Entwurfsautomatisierung EAS Dresden

² Fraunhofer Institut für Integrierte Schaltungen IIS, Institutsteil Entwurfsautomatisierung EAS Dresden

³ Fraunhofer Institut für Integrierte Schaltungen IIS, Institutsteil Entwurfsautomatisierung EAS Dresden